

PICMG PCI/ISA パッシブ・バックプレーン

PCI/ISA のインダストリアル PC 規格は、PCI ベースのペリフェラル・コントローラの持つパフォーマンスを、PC アーキテクチャに基づいたパッシブ・バックプレーンで実現します。その一方、多くのメーカーから提供されているプロセッサ・カードの互換性を確保しながら、既存の ISA ベースの I/O カードを継続的に利用できるようにします。ここでは、そんな規格の概要とその拝啓について解説しています。

イントロダクション

パッシブ・バックプレーンで利用する PC ベースのカード開発は、インダストリアル市場やコンピュータ・テレフォニ・インテグレーション(CTI)市場の要求から生まれたものです。デスクトップで利用するために設計された PC は、マザーボードをベースにしており、それがインダストリアル市場や CTI 市場における多くの重要な要件を満たすことができなかったからです。

マザーボードの構造は変更できないため、それを修理したり、システムをグレードアップしようとするとき、マザーボード自体を完全に置き換える必要が出てきます。そうすると、結果的に、システムの非稼働時間を長くしてしまいます。この非稼働時間は、オフィス用のアプリケーションでは受け入れ可能かも知れませんが、コア・プロセスをコントロールするシステムにとっては受け入れられないものです。また、多くのインダストリアル・アプリケーションや CTI アプリケーションでは、膨大な数の I/O やスピーチ・カード用の拡張スロットを必要としています。マザーボードをベースにした PC では、それを実現できません。マザーボードや I/O 拡張ボードによるシステムの全体構造は、多くのインダストリアル・アプリケーションに必要な環境要求に対応して設計されてはいません。

これに対して、パッシブ・バックプレーンのアーキテクチャは、マザーボードを完全に無くすることで、これらの問題を解決しています。

パッシブ・バックプレーン PC では、システム・バスを使って、プラグインのプロセッサ・ボードと複数のプラグイン・アドオン・ボードを互いに接続しています。このアーキテクチャは、ボードの置き換えを可能にすることで、修理を素早くし、システムのグレードアップや変更を大幅に単純化し、システムのダウンタイムを結果的に最小化しています。システムの拡張性はかなりのもので、最大 20 個の ISA スロットが各種の I/O カードやスピーチ・カードなどに利用できます。一般的なパッシブ・バックプレーン・システムが持つ堅牢な構造は、インダストリアル・アプリケーションに必要な環境内で信頼性のある動作を可能にします。

PCI - 可能性と問題点

パッシブ・バックプレーンのアーキテクチャが伝統的なマザーボード・アーキテクチャに関連した問題点を克服している一方、急激に高速化している I/O システムのスループットに関連して新たな課題を産み出しています。ファースト・ディスク・サブ・システムや高速ネットワークにおけるデータ転送の要件が、ISA や高速の EISA I/O バスとの適合を難しくしています。と同時に、膨大な量のパーソナ

ル・コンピュータやシングル・ボード・コンピュータの設計に幅広く利用されるようになってきている PCI は、32 ビットのデータ・バスや最大 133Mbyte/sec のバンド幅を持ち、最新の I/O デバイスやストレージ・デバイスに求められる高速スループットを実現しています。

PCI インタフェースは、プロセッサ・デバイスのクロックではなく独自のクロックで動作するため、プロセッサに依存しない構造となっています。X86 や PowerPC や Alpha AXP のプロセッサをベースにしたコンピュータ・ボードは、PCI をローカル・バスとして利用しています。Alpha AXP マイクロプロセッサと多くのペリフェラル I/O コントローラも、すでに PCI インタフェースで利用可能です。PCI が幅広く利用されるようになったことで、経済的なスケール・メリットも生まれ、結果的に低コストをもたらしています。

PCI を使ったパッシブ・バックプレーンの PC アーキテクチャは、ベンダーの相互操作性や規格上の問題を提起しています。ISA バスだけをベースにしたパッシブ・バックプレーン・システムは、多くのベンダーから提供されているプラグ・イン SBC とバックプレーン間の互換性を保証しつつも、プロセッサ・ボード用の ISA ボード・フォーマットに簡単に適合できます。しかし、既存の ISA I/O カードをサポートし、ハイ・パフォーマンス・チャンネル用の PCI を利用できる最適な実装規格が存在しませんでした。つまり、定義が必要な分野は、次の通りでした。

プラグイン SBC の機械的フォーム・ファクタ。
パッシブ・バックプレーンの機械的フォームファクタ。
SBC とパッシブ・バックプレーン間のロジカル・インタフェース。
バックプレーン・スロット特有の信号とピンの配列。

それゆえ、パッシブ・バックプレーン・システムに PCI を実装する規格書を新たに作成する必要があるとともに、ベンダー間の相互操作性や経済的なスケール・メリットといった利点を普及するための独立した組織が管理するオープン規格が必要でした。が、その時点では、最適なグループが存在しませんでした。

ソリューション - PICMG と PCI/ISA のインダストリアル規格

インダストリアル市場や組込制御市場向けに、長年にわたって PC アーキテクチャの製品を開発してきたインダストリアル・コンピュータのベンダー・グループは、PCI をコンフィギュレーションする規格の必要性に気づき、それに力を注ぎました。1994 年 5 月、インダストリアル用の PCI-ISA パッシブ・バックプレーンと CPU カードのインタフェース規格を定義するための役割を果たすために設立された PICMG の技術委員会は、PCI と ISA の両方の I/O バスをサポートするパッシブ・バックプレーン・アーキテクチャの規格を誕生させたのです。

この PCI-ISA のインダストリアル規格は、ボードをベースにしたオープンな規格で、他の規格との相互操作性を最大限に実現するように設計されています。この規格の核となる部分は、次の通りです。

さまざまなベンダーから提供されている、プラグイン SBC とパッシブ・バックプレーンの相互操作性を可能にすること。

規格に対応して作られたパッシブ・バックプレーンと既存の ISA および PCI のアダプタとの互換性を確保すること。

古いテクノロジーの ISA ベースの SBC が新しい PCI/ISA バックプレーンで動作することを可能にすること。

64 ビット PCI へのアップグレードを約束すること。

CPU とバックプレーンのインタフェース

PCI/ISA のインダストリ規格では、CPU とパッシブ・バックプレーンとのロジカル・インタフェースとメカニカル・インタフェースを規定しています。PICMG の技術委員会は、CPU カードのエッジ・コネクタをまるごと再設計するのではなく、ISA のアダプタ規格をベースにしたボードの物理フォーマットとコネクタを利用すると共に、それを、ISA コネクタと直列に追加することを決定しました。これは 32 ビットと 64 ビットの PCI インタフェースに十分なスペースを提供しています。

この SBC は、電源を ISA および PCI のコネクタピンから引き出すことができます。これは、CPU ボードに利用可能な最大電源が PCI Local Specification によって制限されているのを避けるため、この PCI インタフェース上の信号は、PCI の拡張スロットと同じピン番号を持ち、次のような追加信号を持っています。

REQ#(3,2,1,0)	各 PCI スロット用の要求信号
GNT#(3,2,1,0)	各 PCI スロット用の許可信号
CLKA	スロット 1 用のクロック
CLKB	スロット 2 用のクロック
CLKC	スロット 3 用のクロック
CLKD	スロット 4 用のクロック

標準の ISA アダプタ・ボードに追加の PCI コネクタを持ったコネクタ・フォーマットを採用することで、システムをアップグレードするアプローチは、2 つの段階で実現します。最初の段階は、既存の ISA パッシブ・バックプレーンで、PCI ベースの SBC を利用することです。これは、プロセッサ・ボードで、より高速な内部バスによってパフォーマンスを改良します。次の段階は、追加のパフォーマンスを PCI 拡張バスへ広げるのに、バックプレーンやシステム・シャーシを、PCI インダストリ規格のパッシブ・バックプレーンに置き換えることです。

PCI 拡張バス

この規格では、マスターとしてもスレーブとしても実装できる最大 4 つの PCI バス・スロット用に、バックプレーン信号を定義しています。マスター・スロットは、REQ と GNT の追加信号を持っています。これらの信号は、セントラル CPU の介入なしで、SCSI や高速イーサネット・アダプタやマルチメディア・カードに対して高速転送を可能にすると共に、これらのカードがデータ転送バスを制御できるようにします。モデム・ボードのようなスレーブ・ボードは、セントラル CPU を利用して、データを移動されますし、プロセッサ・ボードによっては、PCI カードの多くがマスター機能を有していないことから、4 つのスロットすべてにおいてマスターをサポートしていない場合があります。

スロット特有の信号

PCI Specification には、ブート・プロセス中にプロセッサが特定のスロットを選択したり、コンフィギュレーション情報を読み込んだりすることを可能にするスロット特有の信号を含んでいます。これによってプロセッサは、システム・インテグレータにとって必要なジャンパやスイッチの切り替えなしで、各スロット内にある PCI ボードの識別決定と必要に応じたシステム・コンフィギュアが可能となります。CPU ボードの BIOS は、選択信号(IDSEL)間の関係とバックプレーン上の割り込み信号の割り当てを知らなくてはなりません。PICMG Specification は、アドレス/データ・ビット 31(AD31)をスロット 1(PCI/ISA のプロセッサ・スロットの隣の PCI スロット)にある IDSEL に、AD30 をスロット 2 に、AD29 をスロット 3 に、AD28 をスロット 4 に結線する必要があります。

割り込み信号の割り当て

IDSEL 信号と各スロット用の割り込みラインとの関係は、PICMG Specification の一部として定義されています。これによって、BIOS のコンフィギュレーション・プログラムを標準化することが可能になり、PCI Specification によって定義されている 4 つの割り込みラインをフルに利用できます。この割り当てのレイアウトを利用することで、パッシブ・バックプレーン・システム上の PCI ブリッジへの PCI の実装を容易にします。

実装例

PICMG の会員企業は、PCI-ISA のインダストリ規格に適合したデュアル・アーキテクチャの PCI-ISA システムを設計しています。これらは、システム・インテグレータに対して、両方の世界の最良のソリューションを実現しています。ISA バスは、既存の PC ハードウェアとソフトウェアとフルにバックワード・コンパチであり、PCI は、最新のペリフェラル・デバイスや高速なネットワークをフルに利用するのに必要なバンド幅を提供しています。デュアル・バスの CPU コネクタを持ったバックプレーンは、1 から 4 までが PCI コネクタとして、6 から 15 までが ISA コネクタとして利用可能です。

このデュアル・アーキテクチャは、ボイス・アプリケーションにおいて極めて一般的に使われているのが判っています。また、ISA バスは、既存の ISA ベースのスピーチ・テレフォニ・カードとフルにバックワード・コンパチで、PCI は、最新のハイ・バンド幅のディスク I/O やネットワーク・サブシステムへのアクセスを可能にしています。伝統的な PC プラットフォームをベースにしたテレフォニ・システムは、ときにディスク I/O のボトルネックに悩まされています。例えば、8 Mbyte/sec という ISA バスのデータ転送制限や標準で 10Mbyte のイーサネットがネットワーク上の僅かのシステムで飽和状態に陥ってしまうといったことです。これに対して、新しいアーキテクチャは、伝統的な PC の実装に内在するボトルネックを除去することで、システムのスループットを 1 桁分押し上げることができるのです。